



## PATENT ABSTRACTS OF JAPAN

(11) Publication number: 06204752 A

(43) Date of publication of application: 22 . 07 . 94

(51) Int. Cl

H03D 7/14

(21) Application number: 04347797

(22) Date of filing: 28 . 12 . 92

(71) Applicant: NEC IC MICROCOMPUT SYST LTD

(72) Inventor: TSUKAMOTO HIROICHI

## (54) FREQUENCY CONVERSION CIRCUIT

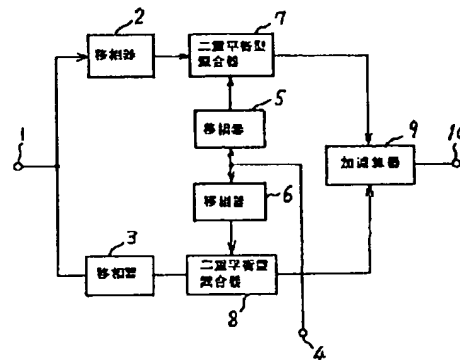
filter.

## (57) Abstract:

COPYRIGHT: (C)1994,JPO&amp;Japio

**PURPOSE:** To attain no-adjustment inexpensively and circuit integration easily by providing two double balanced mixers and an adder/subtractor adding/subtracting input and output signals to/from the mixers in the conversion circuit to eliminate the need for a band pass filter employing an LC tuning circuit or a crystal filter.

**CONSTITUTION:** A phase shifter 2 delays the phase of an input signal from an input terminal 1 by 45°. A phase shifter 3 advances the phase of the signal by 45°. A phase shifter 5 delays the phase of an input signal from an input terminal 4 by 45°. A phase shifter 6 advances the phase of the signal by 45°. A double balanced mixer 7 generates the product of output signals from the phase shifters 2, 5. Similarly a mixer 8 generates the product of output signals from the phase shifters 3, 6. An adder/subtractor 9 adds/subtracts output signal from the mixer 7, 8, to output a difference or sum component between the frequency of the input signal to the input terminal 1 and a frequency of the input signal to the input terminal 4 to a terminal 10. Since circuit integration is easily attained not by using a band pass



(19)日本国特許庁(JP)

(12)公開特許公報(A)

(11)特許出願公開番号

特開平6-204752

(43)公開日 平成6年(1994)7月22日

(51)Int.Cl.<sup>5</sup>

H 0 3 D 7/14

識別記号

庁内整理番号

F I

技術表示箇所

C 7350-5J

審査請求 未請求 請求項の数1(全 9 頁)

(21)出願番号 特願平4-347797

(22)出願日 平成4年(1992)12月28日

(71)出願人 000232036

日本電気アイシーマイコンシステム株式会社  
神奈川県川崎市中原区小杉町1丁目403番  
53

(72)発明者 塚本 博一

神奈川県川崎市中原区小杉町一丁目403番  
53 日本電気アイシーマイコンシステム株  
式会社内

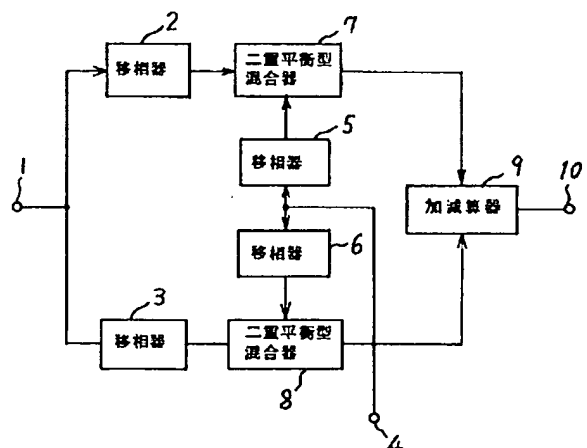
(74)代理人 弁理士 後藤 洋介 (外2名)

(54)【発明の名称】 周波数変換回路

(57)【要約】

【目的】 二重平衡型混合器より構成される周波数変換回路において、帯域ろ波器を用いないため、無調整化および容易に集積回路化できる周波数変換回路を提供する。

【構成】 第1の入力端子1に入力される第1の入力信号の位相を45度遅らせる移相器2と、前記第1の入力信号の位相を45度進める移相器3と、第2の入力端子4に入力される第2の入力信号の位相を45度遅らせる移相器5と、前記第2の入力信号の位相を45度進める移相器6と、移相器2、5の出力信号の積を生成する二重平衡型混合器7と、移相器3、6の出力信号の積を生成する二重平衡型混合器8と、二重平衡型混合器7、8の出力信号とを受けて両者を加算又は減算し第1の入力端子1の入力信号の周波数と第2の入力端子4の入力信号の周波数との差又は和成分を出力端子に出力する加減算器9とを備える。



1

2

## 【特許請求の範囲】

【請求項1】 第1の入力端子に接続され第1の入力信号の位相を45度遅らせる第1の移相器と、前記第1の入力端子に接続され前記第1の入力信号の位相を45度進める第2の移相器と、第2の入力端子に接続され第2の入力信号の位相を45度遅らせる第3の移相器と、前記第2の入力端子に接続され前記第2の入力信号の位相を45度進める第4の移相器と、前記第1の移相器の出力信号と前記第3の移相器の出力信号とを受けて両者の積を生成する第1の二重平衡型混合器と、前記第2の移相器の出力信号と前記第4の移相器の出力信号とを受けて両者の積を生成する第2の二重平衡型混合器と、前記第1の二重平衡型混合器と前記第2の二重平衡型混合器の出力信号とを受けて両者を加算又は減算し前記第1の入力端子の入力信号の周波数と前記第2の入力端子の入力信号の周波数との差又は和成分を出力端子に出力する加減算器とを備えることを特徴とする周波数変換回路。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は、周波数変換回路に関し、特に二重平衡型混合器を用いた周波数変換回路に関する。

$$e_2 = E_2 \cdot \sin \omega_2 \cdot t$$

(但し  $E_1$ 、 $E_2$  はそれぞれ第1の入力信号、第2の入力信号の最大振幅値、 $\omega_1$ 、 $\omega_2$

はそれぞれ第1の入力信号、第2の入力信号の角周波数を表わす。)

【0007】 二重平衡型混合器23の出力信号の瞬間値を  $e_3$  とすると、次の数3で表される。

$$e_3 = k_1 \cdot e_1 \cdot e_2$$

$$= k_1 \cdot E_1 \cdot E_2 \cdot \sin \omega_1 \cdot t \cdot \sin \omega_2 \cdot t$$

$$= \frac{k_1}{2} \cdot E_1 \cdot E_2 \cdot \{ \cos(\omega_1 - \omega_2) \cdot t - \cos(\omega_1 + \omega_2) \cdot t \}$$

(但し、 $k_1$  は二重平衡型混合器の利得を表わす。)

【0009】 二重平衡型混合器23の出力信号が帯域ろ波器25に出力され、出力には差成分をろ波した場合の出力の瞬間値を  $e_4$ 、和成分をろ波した場合の出力の瞬間値を  $e_5$  とすると、それぞれ数4および数5で表され

$$e_4 = \frac{k_1 \cdot k_2}{2} \cdot E_1 \cdot E_2 \cdot \cos(\omega_1 - \omega_2) \cdot t$$

## 【0011】

## 【0002】

【従来の技術】 従来の周波数変換回路は、図3に示されるように、第1の入力端子21から入力された第1の入力信号と第2の入力端子22から入力された第2の入力信号を受けて両者の積をとり両者の周波数の和成分と差成分を出力する二重平衡型混合器23と、この二重平衡型混合器23の出力を入力し第1の入力信号と第2の入力信号の周波数の和成分又は差成分のみを取り出して出力端子24に出力する帯域ろ波器25を有している。

10 【0003】 次に、従来の周波数変換回路の動作について説明する。

【0004】 第1の入力端子21から入力された第1の入力信号の瞬間値を  $e_1$  とし、第2の入力端子22から入力された第2の入力信号の瞬間値を  $e_2$  とすると、それぞれ次の数1および数2で表される。

## 【0005】

## 【数1】

$$e_1 = E_1 \cdot \sin \omega_1 \cdot t$$

## 20 【0006】

## 【数2】

## 30 【0008】

## 【数3】

## 【0010】

## 【数4】

## 【数5】

$$e_5 = \frac{k_1 \cdot k_2}{2} \cdot E_1 \cdot E_2 \cdot \cos(\omega_1 + \omega_2) \cdot t$$

(但し、 $k_2$  は帯域ろ波器の利得を表わす。)

【0012】図4および図5は従来から用いられている周波数変換回路の回路図である。図4は帯域ろ波器25にLC同調回路をもちいたものである。図5は帯域ろ波器25に水晶フィルタをそれぞれ用いたものである。

【0013】次に、図4に示す周波数変換回路を説明する。この周波数変換回路は、前記二重平衡型混合器23がトランジスタQ29～Q34と抵抗R29～R34と電源E8、E9と電流源I15とからなり、前記帯域ろ波器25がコンデンサC5とこれに並列に接続されたコイルL1とからなる。前記トランジスタQ29とQ32のベースに前記入力端子21が接続され、前記トランジスタQ33のベースに前記入力端子22が接続されている。前記トランジスタQ29とQ31のコレクタは電源E01に接続されている。前記トランジスタQ30とQ32のコレクタは、コンデンサC5とコイルL1と介して前記電源E01に接続されている。前記トランジスタQ30とQ32のコレクタと前記コイルL1との接続点に前記出力端子24が接続されている。前記トランジスタQ30とQ31のベースは、電源E9に接続されている。前記トランジスタQ34のベースは、電源E8に接続されている。前記トランジスタQ29とQ30のエミッタは、それぞれ抵抗R29とR30を介してトランジスタQ33のコレクタに接続されている。前記トランジスタQ31とQ32のエミッタは、それぞれ抵抗R31とR32を介してトランジスタQ34のコレクタに接続されている。前記トランジスタQ33とQ34のエミッタは、それぞれ抵抗R33とR34とを介して電流源I15に接続されている。

【0014】次に、図5に示す周波数変換回路を説明する。この周波数変換回路は、前記二重平衡型混合器23がトランジスタQ35～Q40と抵抗R35～R40と電源E10、E11と電流源I16とからなり、前記帯域ろ波器25が電源E02とトランジスタQ35とQ37のコレクタとの間に接続された水晶フィルタXと、これに並列に接続された抵抗R41とからなる。前記トランジスタQ35～Q40と抵抗R35～R40と電源E10、E11と電流源I16とは、前記トランジスタQ29～Q34と抵抗R29～R34と電源E8、E9と電流源I15と同様に接続されている。

【0015】

【発明が解決しようとする課題】しかしながら、前述した従来の周波数変換回路においては、二重平衡型混合器の出力に含まれる二つの入力信号の周波数の差成分又は和成分のどちらか一方を水晶フィルタまたはLD同調回路等を用いた帯域ろ波器により取り出していたため、高価で調整箇所が多く、また、集積回路化できない問題点

があった。

【0016】そこで、本発明の技術的課題は、上記欠点に鑑み安価で無調整化可能な周波数変換回路を提供することである。

【0017】

【課題を解決するための手段】本発明によれば、第1の入力端子に接続され第1の入力信号の位相を45度遅らせる第1の移相器と、前記第1の端子に接続され前記第1の入力信号の位相を45度進める第2の移相器と、第2の入力端子に接続され第2の入力信号の位相を45度遅らせる第3の移相器と、前記第2の端子に接続され前記第2の入力信号の位相を45度進める第4の移相器と、前記第1の移相器の出力信号と前記第3の移相器の出力信号とを受けて両者の積を生成する第1の二重平衡型混合器と、前記第2の移相器の出力信号と前記第4の移相器の出力信号とを受けて両者の積を生成する第2の二重平衡型混合器と、前記第1の二重平衡型混合器と前記第2の二重平衡型混合器の出力信号とを受けて両者を加算又は減算し前記第1の入力端子の入力信号の周波数と前記第2の入力端子の入力信号の周波数との差又は和成分を出力端子に出力する加減算器とを備えることを特徴とする周波数変換回路が得られる。

【0018】

【実施例】次に本発明の実施例を図面に基いて説明する。

【0019】図1は本発明の一実施例を示すブロック図である。図1に示すように、本発明の周波数変換回路は、第1の入力端子1に接続された移相器2、3と、第2の入力端子4に接続された移相器5、6と、前記移相器2、5に接続された二重平行型混合器7と、前記移相器3、6に接続された二重平行型混合器8と、前記二重平行型混合器7、8に接続された加減算器9とからなる。この加減算器9の出力信号は出力端子10から出力される。

【0020】移相器2は、第1の入力端子1からの第1の入力信号の位相を45度遅らせる。移相器3は、第1の入力端子1からの前記第1の入力信号の位相を45度進める。移相器5は、第2の入力端子4からの第2の入力信号の位相を45度遅らせる。移相器6は、第2の入力端子4からの第2の入力信号の位相を45度進める。二重平衡型混合器7は、前記移相器2の出力信号と前記第3の移相器5の出力信号とを受けて両者の積を生成する。二重平衡型混合器8は、移相器3の出力信号と移相器6の出力信号とを受けて両者の積を生成する。加減算

器9は、二重平衡型混合器7と二重平衡型混合器8の出力信号とを受けて両者を加算又は減算し第1の入力端子1の入力信号の周波数と第2の入力端子4の入力信号の周波数との差又は和成分を出力端子10に出力する。

【0021】次に、本発明の周波数変換回路の動作について説明する。第1の入力端子1から入力された第1の入力信号の瞬時値 $e_1$ と、第2の入力端子4から入力された第2の入力信号の瞬時値 $e_2$ は前記数1および数2と同様に与えられ、又、移相器2の出力信号の瞬時値を $e_{11}$ とし、移相器3の出力信号の瞬時値を $e_{12}$ とし、移相器5の出力信号の瞬時値を $e_{21}$ とし、移相器6の出力信号の瞬時値を $e_{22}$ とし、移相器2, 3, 5, 6の利得を $k_0$ とすると、それぞれ次の数6, 数7, 数8, 数9で表される。

【0022】

【数6】

$$e_{11} = k_0 \cdot E_1 \cdot \sin(\omega_1 \cdot t - \frac{\pi}{4})$$

$$e_{31} = k_{11} \cdot e_{11} \cdot e_{21}$$

$$= k_0^2 \cdot k_{11} \cdot E_1 \cdot E_2 \cdot \sin(\omega_1 \cdot t - \frac{\pi}{4}) \cdot \sin(\omega_2 \cdot t - \frac{\pi}{4})$$

$$= \frac{k_0^2 \cdot k_{11}}{2} \cdot E_1 \cdot E_2 \cdot [\cos(\omega_1 - \omega_2) \cdot t$$

$$- \cos(\omega_1 + \omega_2) \cdot t - \frac{\pi}{2}]$$

$$= \frac{k_0^2 \cdot k_{11}}{2} \cdot E_1 \cdot E_2 \cdot \{\cos(\omega_1 - \omega_2) \cdot t$$

$$- \sin(\omega_1 + \omega_2) \cdot t\}$$

【0028】

【0023】

【数7】

$$e_{12} = k_0 \cdot E_1 \cdot \sin(\omega_1 \cdot t + \frac{\pi}{4})$$

【0024】

【数8】

$$e_{21} = k_0 \cdot E_2 \cdot \sin(\omega_2 \cdot t - \frac{\pi}{4})$$

【0025】

【数9】

$$e_{22} = k_0 \cdot E_2 \cdot \sin(\omega_2 \cdot t + \frac{\pi}{4})$$

【0026】二重平衡型混合器7の出力信号の瞬時値を $e_{31}$ とし、二重平衡型混合器8の出力信号の瞬時値を $e_{32}$ とすると、それぞれ次の数10, 数11で表される。

【0027】

【数10】

【数11】

$$\begin{aligned}
 e_{32} &= k_{11} \cdot e_{12} \cdot e_{22} \\
 &= k_0^2 \cdot k_{11} \cdot E_1 \cdot E_2 \cdot \sin(\omega_1 \cdot t + \frac{\pi}{4}) \cdot \sin(\omega_2 \cdot t + \frac{\pi}{4}) \\
 &= \frac{k_0^2 \cdot k_{11}}{2} \cdot E_1 \cdot E_2 \cdot [\cos(\omega_1 - \omega_2) \cdot t \\
 &\quad - \cos(\omega_1 + \omega_2) \cdot t + \frac{\pi}{2}] \\
 &= \frac{k_0^2 \cdot k_{11}}{2} \cdot E_1 \cdot E_2 \cdot (\cos(\omega_1 - \omega_2) \cdot t \\
 &\quad + \sin(\omega_1 + \omega_2) \cdot t)
 \end{aligned}$$

(但し、 $k_{11}$ は二重平衡型混合器1および2の利得を表わす。)

【0029】加減算器9の出力は加算器として動作させた時の出力の瞬時値を $e_{41}$ とし、減算器として動作させた時の出力の瞬時値を $e_{51}$ とし、加減算器9の利得を $k$

3とすると、それぞれ次の数12、数13で表される。

【0030】

【数12】

$$\begin{aligned}
 e_{41} &= k_3 (e_{31} + e_{32}) \\
 &= k_0^2 \cdot k_{11} \cdot k_3 \cdot E_1 \cdot E_2 \cdot \cos(\omega_1 - \omega_2) \cdot t
 \end{aligned}$$

【0031】

30 【数13】

$$\begin{aligned}
 e_{51} &= k_3 (e_{31} - e_{32}) \\
 &= -k_0^2 \cdot k_{11} \cdot k_3 \cdot E_1 \cdot E_2 \cdot \cos(\omega_1 + \omega_2) \cdot t
 \end{aligned}$$

【0032】数13は第1の入力信号と第2の入力信号の周波数の差成分、数14は第1の入力信号と第2の入力信号の周波数の成分を表わしており、LC同調回路や、水晶フィルタを必要とせず周波数変換出力として出力端子10に得られる。

【0033】図2は図1の実施例の具体的な回路を示す回路図である。次に、この図2に示す回路を説明する。前記移相器2は、コンデンサ $C_1$ と、トランジスタ $Q_1 \sim Q_3$ と、抵抗 $R_1 \sim R_3$ と、電源 $E_1$ と、電流源 $I_1 \sim I_3$ とからなる。第1の入力端子1はトランジスタ $Q_1$ のベースに接続されている。トランジスタ $Q_1$ と $Q_2$ のベースには、電源 $E_1$ がそれぞれ抵抗 $R_1$ と $R_2$ とを介して接続されている。トランジスタ $Q_1 \sim Q_3$ のコレクタには、電源 $E_0$ が接続されている。トランジスタ $Q_1$ と $Q_2$ のエミッタの間には、抵抗 $R_3$ とコンデンサ $C_1$ とが直列に接続されている。トランジスタ $Q_1 \sim Q_3$

のエミッタは、それぞれ電流源 $I_1 \sim I_3$ に接続されている。抵抗 $R_3$ とコンデンサ $C_1$ との接続点は、トランジスタ $Q_3$ のベースに接続されている。トランジスタ $Q_3$ のエミッタは、移相器2の出力端子である。

【0034】前記移相器3は、コンデンサ $C_2$ と、トランジスタ $Q_4$ と、抵抗 $R_4$ と、電流源 $I_4$ からなる。前記トランジスタ $Q_1$ と $Q_2$ のエミッタの間に、コンデンサ $C_2$ と抵抗 $R_4$ とが直列に接続されている。トランジスタ $Q_4$ は、コレクタが電源 $E_0$ に接続されており、かつ、エミッタが電流源 $I_4$ に接続されている。コンデンサ $C_2$ と抵抗 $R_4$ との接続点は、トランジスタ $Q_4$ のベースに接続されている。トランジスタ $Q_4$ のエミッタは、移相器3の出力端子である。

【0035】前記移相器5は、コンデンサ $C_3$ と、トランジスタ $Q_{12} \sim Q_{14}$ と、抵抗 $R_{12} \sim R_{14}$ と、電源 $E_2$ と、電流源 $I_7 \sim I_9$ からなる。これらのコンデンサ

C<sub>3</sub> と、トランジスタ Q<sub>12</sub>~Q<sub>14</sub>と、抵抗 R<sub>12</sub>~R<sub>14</sub>と、電源 E<sub>2</sub> は、前記コンデンサ C<sub>1</sub> と、トランジスタ Q<sub>1</sub>~Q<sub>3</sub> と、抵抗 R<sub>1</sub>~R<sub>3</sub> と、電源 E<sub>1</sub> と、電流源 I<sub>1</sub>~I<sub>3</sub> と同様に接続されている。トランジスタ Q<sub>14</sub>のエミッタは、移相器 5 の出力端子である。

【0036】前記移相器 6 は、コンデンサ C<sub>4</sub> と、トランジスタ Q<sub>15</sub>と、抵抗 R<sub>15</sub>と、電流源 I<sub>10</sub>からなる。これらのコンデンサ C<sub>4</sub> と、トランジスタ Q<sub>15</sub>と、抵抗 R<sub>15</sub>と、電流源 I<sub>10</sub>は、コンデンサ C<sub>2</sub> と、トランジスタ Q<sub>4</sub> と、抵抗 R<sub>4</sub> と、電流源 I<sub>4</sub> と同様に接続されている。トランジスタ Q<sub>15</sub>のエミッタは、移相器 6 の出力端子である。

【0037】前記二重平衡型混合器 7 は、トランジスタ Q<sub>5</sub>~Q<sub>10</sub>と抵抗 R<sub>5</sub>~R<sub>10</sub>と電源 E<sub>3</sub>、E<sub>4</sub> と電流源 I<sub>5</sub> と抵抗 R<sub>11</sub>とトランジスタ Q<sub>11</sub>とダイオード D<sub>1</sub>、2 と、電流源 I<sub>6</sub> とからなる。これらのうちトランジスタ Q<sub>5</sub>~Q<sub>10</sub>と抵抗 R<sub>5</sub>~R<sub>10</sub>と電源 E<sub>3</sub>、E<sub>4</sub> と電流源 I<sub>5</sub> とは、前記トランジスタ Q<sub>29</sub>~Q<sub>34</sub>と抵抗 R<sub>29</sub>~R<sub>34</sub>と電源 E<sub>8</sub>、E<sub>9</sub> と電流源 I<sub>15</sub> と同様に接続されている。トランジスタ Q<sub>5</sub>、Q<sub>8</sub> のベースには、前記移相器 2 の出力端子であるトランジスタ Q<sub>3</sub> のエミッタが接続されている。トランジスタ Q<sub>9</sub> のベースには、前記移相器 5 の出力端子であるトランジスタ Q<sub>14</sub>のエミッタが接続されている。前記トランジスタ Q<sub>8</sub>のコレクタと電源 E<sub>0</sub> との間に抵抗 R<sub>11</sub>が接続されている。前記トランジスタ Q<sub>11</sub>のコレクタは電源 E<sub>0</sub> と接続されている。前記トランジスタ Q<sub>8</sub> のコレクタと抵抗 R<sub>11</sub>との接続点は、前記トランジスタ Q<sub>11</sub>のベースに接続されている。前記トランジスタ Q<sub>11</sub>のエミッタには、ダイオード D<sub>1</sub>、2 と電流源 I<sub>6</sub> とが直列に接続されている。ダイ

【0038】前記二重平衡型混合器 8 は、トランジスタ Q<sub>16</sub>~Q<sub>21</sub>と抵抗 R<sub>16</sub>~R<sub>21</sub>と電源 E<sub>5</sub>、E<sub>6</sub> と電流源 I<sub>11</sub> と抵抗 R<sub>22</sub>とトランジスタ Q<sub>22</sub>とダイオード D<sub>3</sub>、4 と、電流源 I<sub>12</sub>とからなる。これらのトランジスタ Q<sub>16</sub>~Q<sub>21</sub>と抵抗 R<sub>16</sub>~R<sub>21</sub>と電源 E<sub>5</sub>、E<sub>6</sub> と電流源 I<sub>11</sub> と抵抗 R<sub>22</sub>とトランジスタ Q<sub>22</sub>とダイオード D<sub>3</sub>、4 と電流源 I<sub>12</sub>とは、前記トランジスタ Q<sub>5</sub>~Q<sub>10</sub>と抵抗 R<sub>5</sub>~R<sub>10</sub>と電源 E<sub>3</sub>、E<sub>4</sub> と電流源 I<sub>5</sub> と抵抗 R<sub>11</sub>とトランジスタ Q<sub>11</sub>とダイオード D<sub>1</sub>、2 と電流源 I<sub>6</sub> と同様に接続されている。トランジスタ Q<sub>16</sub>、Q<sub>19</sub>のベースには、前記移相器 3 の出力端子であるトランジスタ Q<sub>4</sub> のエミッタが接続されている。トランジスタ Q<sub>20</sub>のベースには、前記移相器 6 の出力端子であるトランジスタ Q<sub>15</sub>のエミッタが接続されている。ダイオード D<sub>4</sub> の出力端子が前記二重平衡型混合器 8 の出力端子である。

【0039】前記加減算器 9 は、トランジスタ Q<sub>23</sub>~Q<sub>28</sub>と抵抗 R<sub>23</sub>~R<sub>28</sub>と電流源 I<sub>13</sub>、14 と抵抗 R<sub>29</sub>と電源 E<sub>7</sub> と、スイッチ S とからなる。前記二重平衡型混合器 7

の出力端子であるダイオード D<sub>2</sub> の出力端子は、トランジスタ Q<sub>23</sub>のベースに接続されている。前記二重平衡型混合器 8 の出力端子であるダイオード D<sub>4</sub> の出力端子は、トランジスタ Q<sub>25</sub>、28 のベースに接続されている。トランジスタ Q<sub>23</sub>、25、28 のコレクタには、電源 E<sub>0</sub> が接続されている。トランジスタ Q<sub>24</sub>、26、28 のコレクタには、抵抗 R<sub>29</sub>を介して電源 E<sub>0</sub> が接続されている。トランジスタ Q<sub>24</sub>、26、28 のコレクタと抵抗 R<sub>29</sub>との接続点は、出力端子 10 に接続されている。トランジスタ Q<sub>24</sub>、26、27 のベースには、電源 E<sub>7</sub> が接続されている。トランジスタ Q<sub>23</sub>、24 のエミッタは、それぞれ抵抗 R<sub>23</sub>、24 を介して電流源 I<sub>13</sub>に接続されている。トランジスタ Q<sub>25</sub>のエミッタは、抵抗 R<sub>25</sub>およびスイッチ S を介して電流源 I<sub>14</sub>に接続されている。トランジスタ Q<sub>26</sub>のエミッタは、抵抗 R<sub>26</sub>およびスイッチ S を介して電流源 I<sub>14</sub>に接続されている。トランジスタ Q<sub>27</sub>のエミッタは、抵抗 R<sub>27</sub>およびスイッチ S を介して電流源 I<sub>14</sub>に接続されている。トランジスタ Q<sub>28</sub>のエミッタは、抵抗 R<sub>28</sub>およびスイッチ S を介して電流源 I<sub>14</sub>に接続されている。加減算器 9 は、スイッチ S を抵抗 R<sub>25</sub>、R<sub>26</sub>の接続点側に倒すと加算器として動作し、かつ、スイッチ S を抵抗 R<sub>27</sub>、R<sub>28</sub>の接続点側に倒すと減算器として動作する。

#### 【0040】

【発明の効果】以上説明したように、本発明は、LC 同調回路または水晶フィルタなどにより構成される帯域ろ波器を用いないため、安価で無調整化が計れ、かつ、容易に集積回路化できる。

#### 【図面の簡単な説明】

【図 1】本発明の一実施例を示すブロック図である。

【図 2】図 1 の実施例の具体的な回路を示す回路図である。

【図 3】従来の周波数変換回路を示すブロック図である。

【図 4】図 3 の周波数変換回路の具体的な回路を示す回路図である。

【図 5】図 3 の周波数変換回路の他の具体的な回路を示す回路図である。

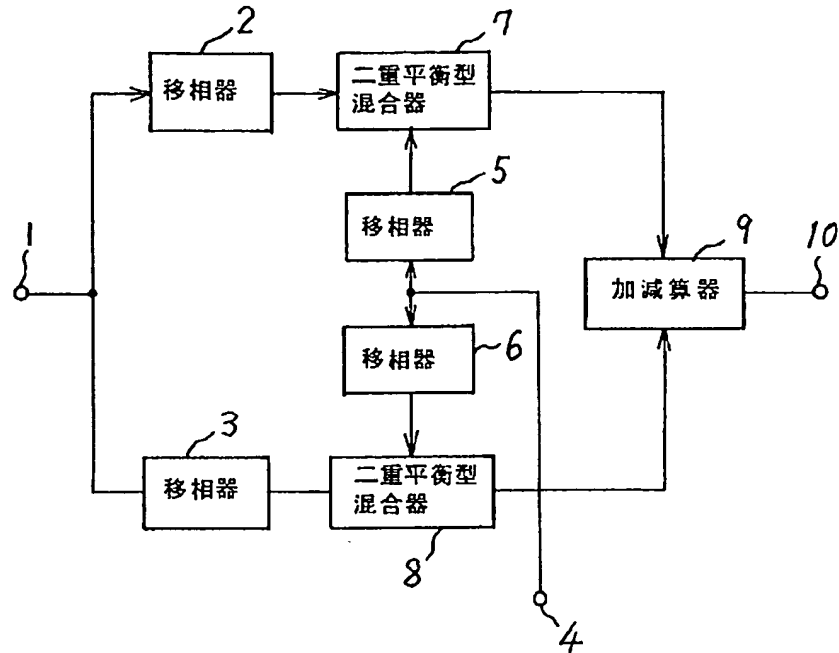
#### 【符号の説明】

1	第 1 の入力端子 1
2, 3, 5, 6	移相器
4	第 2 の入力端子 1
7, 8	二重平衡型混合器
9	加減算器
10	出力端子
C <sub>1</sub> ~C <sub>5</sub>	コンデンサ
D <sub>1</sub> ~D <sub>4</sub>	ダイオード
E <sub>0</sub> 、E <sub>01</sub> 、E <sub>02</sub> 、E <sub>1</sub> ~E <sub>11</sub>	電源
I <sub>1</sub> ~I <sub>16</sub>	電流源
L <sub>1</sub>	コイル

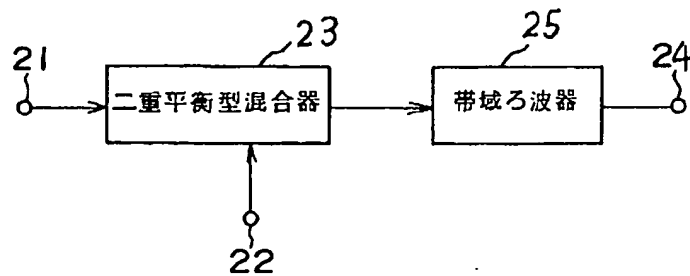
11  
 $Q_1 \sim Q_{40}$  トランジスタ  
 $R_1 \sim R_{40}$  抵抗

S スイッチ  
 X 水晶フィルタ

【図1】

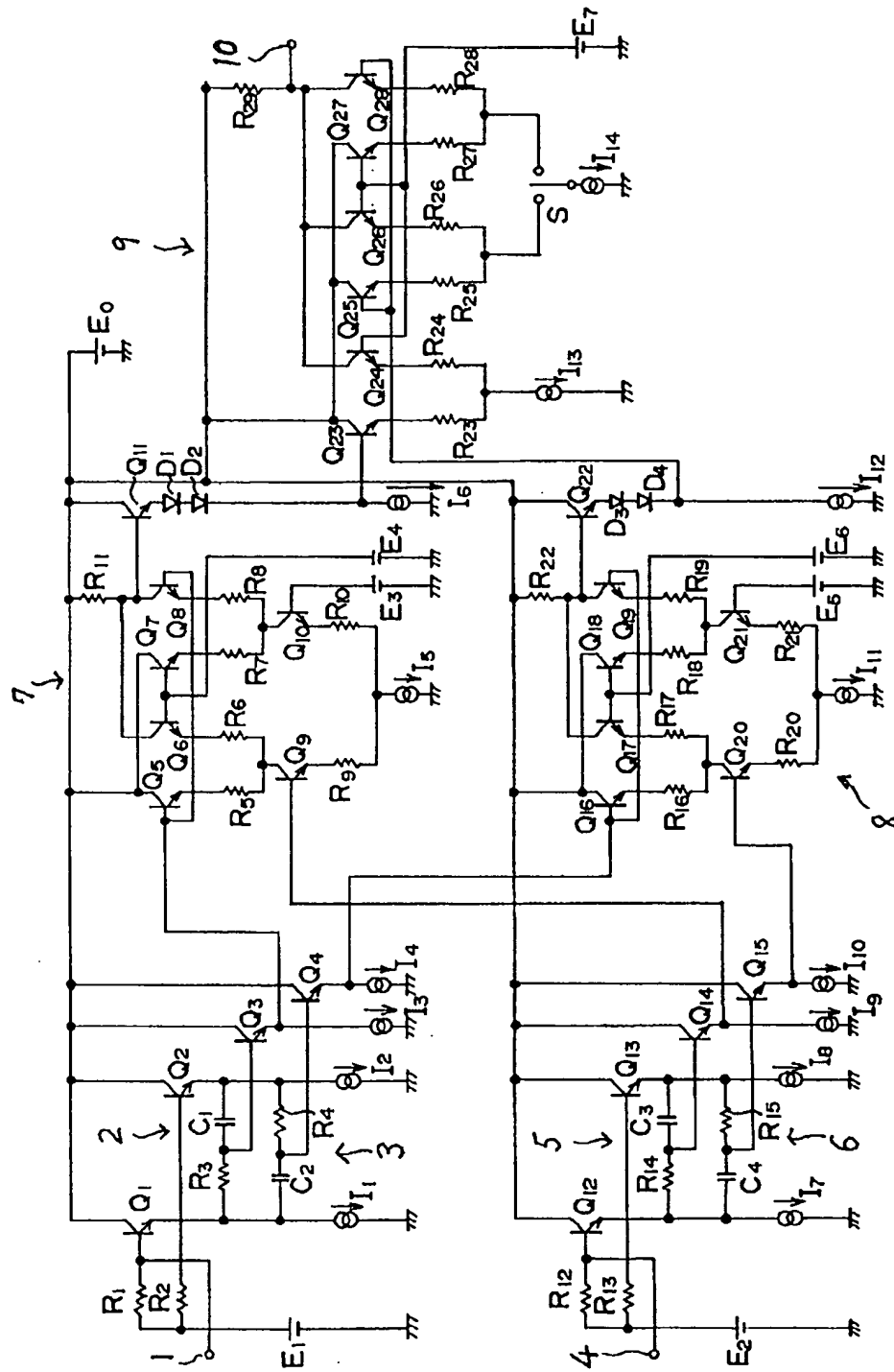


【図3】

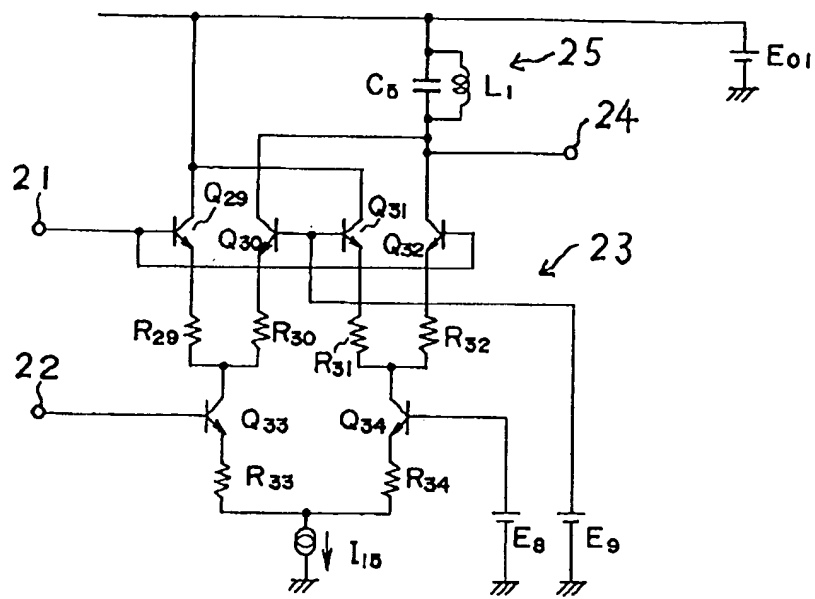




【図2】



【図4】



【図5】

